



















Hardware, Software, Modelos, Métricas y Tendencias en Arquitecturas Multiprocesador

De Giusti Armando⁽¹⁾⁽²⁾ , Marcelo Naiouf⁽¹⁾ , Tinetti Fernando⁽¹⁾⁽³⁾ , Villagarcía Horacio⁽¹⁾⁽³⁾ , Franco Chichizola⁽¹⁾ , Laura De Giusti⁽¹⁾⁽³⁾ , Enzo Rucci⁽¹⁾ , Adrián Pousa⁽¹⁾, Victoria Sanz ⁽¹⁾⁽³⁾ , Montezanti Diego⁽¹⁾ , Encinas Diego⁽¹⁾ , Ismael Rodríguez⁽¹⁾ , Sebastián Rodríguez Eguren⁽¹⁾ , Erica Montes de Oca⁽¹⁾ , Juan Manuel Paniego⁽¹⁾ , Martín Pi Puig⁽¹⁾ , César Estrebow⁽¹⁾ , Leandro Libutti⁽¹⁾ , Costanzo Manuel⁽¹⁾, Boggia Marcos⁽¹⁾, Joaquín De Antueno⁽¹⁾, Julieta Lanciotti⁽¹⁾, Javier Balladini⁽⁴⁾ 

¹Instituto de Investigación en Informática LIDI (III-LIDI),
Facultad de Informática, Universidad Nacional de La Plata – Comisión de Investigaciones Científicas de la
Provincia de Buenos Aires

²CONICET – Consejo Nacional de Investigaciones Científicas y Técnicas

³CICPBA – Comisión de Investigaciones Científicas de la Provincia de Buenos Aires

⁴Universidad Nacional del Comahue

{adegiusti,mnaiouf,fernando,hvw,francoch,ldgiusti,erucci,apousa,vsanz,dmontezanti,dencinas,ismael,seguren,emontesdeoca,jmpaniego,mpipuig,cesarest,llibutti, mcostanzo,mboggia,jdeantueno,jlanciotti}@lidi.info.unlp.edu.ar;
javier.balladini@gmail.com

Resumen

El eje de esta línea de I/D lo constituye el estudio de las arquitecturas multiprocesador que integran sistemas distribuidos y paralelos. Incluye como temas centrales:

- Arquitecturas many-core (GPU, procesadores MIC, TPUs), FPGAs, híbridas (diferentes combinaciones de multicores y aceleradores), y asimétricas.
- Cloud Computing para HPC (especialmente para aplicaciones de Big Data) y sistemas distribuidos de tiempo real (Cloud Robotics).
- Desarrollo y evaluación de algoritmos paralelos sobre nuevas arquitecturas y su evaluación de rendimiento computacional y energético.

Palabras clave: *Sistemas Paralelos. Clusters. Arquitecturas asimétricas. GPU, MIC, FPGA, TPU. Cloud Computing. Cloud robotics. Eficiencia energética. Resiliencia. E/S paralela.*

Contexto

Se presenta una línea de Investigación que es parte del proyecto “Computación de Alto Desempeño: Arquitecturas, Algoritmos, Métricas de rendimiento y Aplicaciones en HPC, Big Data, Robótica, Señales y Tiempo

Real.” del III-LIDI y de proyectos específicos apoyados por organismos nacionales e internacionales. También del proyecto “Transformación de algoritmos para nuevas arquitecturas multiprocesador” financiado por la Facultad de Informática de la UNLP.

En el tema hay cooperación con varias Universidades de Argentina y se está trabajando con Universidades de América Latina y Europa en proyectos financiados por CyTED, AECID y la OEI (Organización de Estados Iberoamericanos).

Por otra parte, se tiene financiamiento de Telefónica de Argentina en Becas de grado y posgrado y se ha tenido el apoyo de diferentes empresas (IBM, Microsoft, Telecom, Intel) en la temática de Cloud Computing.

Se participa en iniciativas como el Programa IberoTIC de intercambio de Profesores y Alumnos de Doctorado en el área de Informática.

Asimismo, el III-LIDI forma parte del Sistema Nacional de Cómputo de Alto Desempeño (SNCAD) del Ministerio de Educación, Cultura, Ciencia y Tecnología de la Nación.

Introducción

Una de las áreas de creciente interés lo constituye el cómputo de altas prestaciones, en

el cual el rendimiento está relacionado con dos aspectos: por un lado, las arquitecturas de soporte, y por otro, los algoritmos que hacen uso de estas.

A la aparición de arquitecturas *many-core* (como las GPU o los procesadores MIC), se ha sumado el uso de FPGAs debido a su potencia de cómputo y rendimiento energético. Su combinación en sistemas HPC da lugar a plataformas híbridas con diferentes características [1].

Lógicamente, esto trae aparejado una revisión de los conceptos del diseño de algoritmos paralelos (incluyendo los lenguajes mismos de programación y el software de base), así como la evaluación de las soluciones que éstos implementan. También resulta necesario investigar las estrategias de distribución de datos y procesos a fin de optimizar la performance.

Además, el estudio del consumo y la eficiencia energética de los nuevos sistemas paralelos se vuelve tan importante como el de métricas clásicas (speedup, eficiencia, escalabilidad) debido a los costos económicos y los problemas operativos asociados [2].

Por otra parte, los avances en las tecnologías de virtualización y cómputo distribuido han dado origen al paradigma de Cloud Computing, que se presenta como una alternativa a los tradicionales sistemas de Clusters y Multicluster para ambientes de HPC [3]. A su vez, este concepto se puede ampliar a sistemas distribuidos de tiempo real, en particular sistemas inteligentes como son los robots que pueden trabajar en paralelo utilizando su propia capacidad de procesamiento y al mismo tiempo conectándose con la potencia de un servidor en la nube (*Cloud Robotics*) [4-6].

En esta línea de I/D se trabaja sobre aspectos que marcan tendencias en el área.

GPUs y Cluster de GPUs

Las GPUs son el acelerador dominante en la comunidad de HPC hoy en día por su alto rendimiento y bajo costo de adquisición. En la actualidad, tanto NVIDIA como AMD trabajan especialmente en mejorar la eficiencia

energética de sus placas y disminuir el alto costo de programación.

La combinación de GPUs con otras plataformas paralelas como clusters y multicores, brindan un vasto conjunto de posibilidades de investigación en arquitecturas híbridas, a partir de diferentes combinaciones a saber:

- Máquinas multicore con más de una GPU, que combinan herramientas de programación paralela como OpenMP/CUDA o Pthread/CUDA.

- Cluster de máquinas multicore cada una con una o más placas de GPU, lo que permite combinar OpenMP/MPI/CUDA o Pthread/MPI/CUDA.

Los desafíos que se plantean son múltiples, sobre todo en lo referido a distribución de datos y procesos en tales arquitecturas híbridas a fin de optimizar el rendimiento de las soluciones [7,8].

MIC

En forma reciente Intel brinda una alternativa a partir de la arquitectura MIC (*Many Integrated Core Architecture*). Esta arquitectura permite utilizar métodos y herramientas estándar de programación con altas prestaciones (lo que los distingue especialmente de las GPUs). De esta forma, se remueven barreras de entrenamiento y se permite focalizar en el problema más que en la ingeniería del software. Xeon Phi es el nombre elegido por Intel para su serie de procesadores many-core. Recientemente, Intel ha lanzado Knights Landing (KNL), la segunda generación de Xeon Phi. A diferencia de sus predecesores que operaban como co-procesador a través del puerto PCI, los procesadores KNL pueden operar en forma autónoma. Además, integran las nuevas extensiones vectoriales AVX-512 y tecnología de memoria 3D, entre otras características avanzadas [9].

FPGAs

Una FPGA (*Field Programmable Gate Array*) es una clase de acelerador basado en circuitos integrados reconfigurables. La capacidad de adaptar sus instrucciones de

acuerdo a la aplicación objetivo le permite incrementar la productividad de un sistema y mejorar el rendimiento energético para ciertos tipos de aplicaciones. Tradicionalmente fueron utilizadas para el procesamiento digital de señales. Sin embargo, en los últimos años, existen dos tendencias claras para extender su uso a otros dominios. En primer lugar, el establecimiento de alianzas estratégicas entre fabricantes de procesadores y de FPGAs para integrar estos dispositivos en arquitecturas híbridas (Intel con Altera; IBM con Xilinx) [10,11]. En segundo lugar, el desarrollo de nuevas herramientas de programación para FPGAs empleando estándares familiares para HPC, con las cuales se espera reducir los tradicionales tiempos y costos de programación [12,13]. Por último, la incorporación de FPGAs a los servicios de Cloud abre nuevas oportunidades para la explotación de esta clase de aceleradores.

TPUs

Las unidades de procesamiento tensorial (TPU) son una clase de circuitos integrados personalizados específicos de aplicaciones (ASIC) desarrolladas por Google con el propósito de acelerar las cargas de trabajo de aprendizaje automático que requieren las aplicaciones desarrolladas en su framework TensorFlow [14]. Su uso provee una alternativa a otras arquitecturas ya conocidas como CPUs, GPUs y MICs. En ese sentido, interesa analizar las tasas de aceleración y eficiencia energética provistas por esta nueva arquitectura, en comparación con el resto.

Eficiencia energética

La mejora de la eficiencia energética es una de las principales preocupaciones en la informática actual, principalmente a partir de las plataformas con gran cantidad de procesadores. Muchos esfuerzos están orientados a tratar la eficiencia energética como eje de I/D, como métrica de evaluación, y también a la necesidad de metodologías para medirla.

Entre los puntos de interés pueden mencionarse:

- Análisis de metodologías y herramientas para medir y optimizar el consumo energético.
- Estudio de técnicas para reducir el consumo energético en aplicaciones de HPC de acuerdo con las arquitecturas utilizadas.
- Evaluación de eficiencia energética de diferentes algoritmos y plataformas paralelas.
- Optimización de la eficiencia energética. A partir de los valores de energía que brindan los contadores hardware es posible definir estrategias de programación que lleven a reducir el consumo, manteniendo a su vez el rendimiento en valores aceptables [15].

Cloud Computing

Cloud Computing, proporciona grandes conjuntos de recursos físicos y lógicos (como pueden ser infraestructura, plataformas de desarrollo, almacenamiento y/o aplicaciones), fácilmente accesibles y utilizables por medio de una interfaz de administración web, con un modelo de arquitectura “virtualizada” [16,17]. Estos recursos son proporcionados como servicios (“*as a service*”) y pueden ser dinámicamente reconfigurados para adaptarse a una carga de trabajo variable (escalabilidad), logrando una mejor utilización y evitando el sobre o sub dimensionamiento (elasticidad) [18].

Por otro lado, Cloud Robotics es una de las áreas más prometedoras de la investigación informática actual en la cual se cuenta con “robots” dotados de diferentes sensores y capacidades, conectados a un Cloud vía Internet. Los temas de investigación derivados son múltiples: sensores, redes de sensores e inteligencia distribuida; robótica y sistemas colaborativos de tiempo real basados en robots; aplicaciones críticas (por ej. en ciudades inteligentes o en el ámbito industrial).

Recientemente, *Edge* y *Fog Computing* surgen como una evolución del modelo tradicional de Cloud en busca de disminuir el tiempo de respuesta de las soluciones y mejorar el aprovechamiento de recursos [19].

Resiliencia

En la actualidad, lograr sistemas resilientes resulta un verdadero desafío considerando el creciente número de componentes, la cercanía a los límites físicos en las tecnologías de fabricación y la complejidad incremental del software. La corrección de las aplicaciones y la eficiencia en su ejecución se torna más importante en HPC debido a los extensos tiempos de ejecución. En ese sentido, resulta interesante desarrollar estrategias de detección y recuperación de fallos, especialmente a través de librerías de software.

Entrada/Salida paralela

A pesar de los avances tecnológicos, las operaciones de E/S en los centros de supercómputo siguen siendo un cuello de botella para determinadas aplicaciones HPC. El rendimiento de un sistema dependerá de la carga de trabajo (patrones de E/S de las aplicaciones) y de su configuración (hardware y software). Contar con herramientas que permitan modelar y predecir el comportamiento de este tipo de aplicaciones en HPC resulta fundamental para mejorar su rendimiento.

Dispositivos de bajo costo con capacidades para cómputo paralelo

En la actualidad se comercializan placas de bajo costo como Raspberry PI [20] u Odroid [21] que poseen múltiples núcleos simples. Asimismo, existen diversos dispositivos móviles con capacidades similares. Es de interés estudiar como explotar el paralelismo en estos dispositivos para mejorar el rendimiento y/o consumo energético de las aplicaciones.

Líneas de Investigación, Desarrollo e Innovación

- Arquitecturas many-core (procesadores MIC, GPU y TPU) y FPGA. Análisis de este tipo de máquinas y de técnicas para desarrollar código optimizado.
- Arquitecturas híbridas (diferentes combinaciones de clusters, multicores, manycores y FPGAs). Diseño de algoritmos

paralelos sobre las mismas. Técnicas de resiliencia.

- Exploración de nuevos lenguajes y modelos de programación para HPC.
- Cloud Computing para realizar HPC. Evaluación de performance en este tipo de arquitectura. Análisis del overhead por el software de administración del Cloud.
- Sistemas inteligentes de tiempo real distribuidos (Cloud Robotics). Edge y Fog Computing.
- Interconexión de Brokers de mensajes MQTT sobre Cloud Públicos y Cloud Privados.
- Consumo energético en las diferentes arquitecturas paralelas, en particular en relación a los algoritmos paralelos y la configuración de la arquitectura. Análisis de metodologías y herramientas de medición. Modelado y estimación del consumo de potencia de arquitecturas HPC.

Resultados y Objetivos

Investigación experimental a realizar

- Desarrollar y evaluar algoritmos paralelos sobre nuevas arquitecturas. Analizar rendimiento, eficiencia energética y costo de programación.
- Analizar el overhead introducido por el sistema gestor del Cloud en un entorno de HPC para aplicaciones científicas de Big Data.
- Estudiar y comparar las diferentes estrategias para interconectar brokers de mensajes MQTT tanto sobre cloud públicos como privados.
- Realizar el desarrollo de nuevos planificadores de tareas para multicores asimétricos sobre diferentes sistemas operativos con el objetivo de maximizar el rendimiento y minimizar el consumo de energía [15,22].
- Optimizar algoritmos paralelos para controlar el comportamiento de múltiples robots que trabajan colaborativamente, considerando la distribución de su capacidad de procesamiento “local” y la coordinación con la potencia de cómputo y capacidad de almacenamiento (datos y conocimiento) de un Cloud.

- Desarrollar técnicas de tolerancia a fallas que permitan aumentar la resiliencia de sistemas paralelos y distribuidos.
- Desarrollar un modelo de E/S en HPC que permita predecir cómo los cambios realizados en los diferentes componentes del mismo afectan a la funcionalidad y al rendimiento del sistema.

Resultados obtenidos

- Se diseñó y desarrolló un sistema inteligente distribuido para monitorización y control del consumo energético [23].
- Se evaluó el rendimiento de diferentes aplicaciones web en entornos virtualizados basados en Cloud [24].
- Se desarrolló una plataforma distribuida, escalable, híbrida y redundante que permite aprovechar recursos de cómputo basados en arquitecturas ARM a través de un servicio de cloud [25].
- Se desarrolló y validó un modelo estadístico para consumo de potencia en placas RPi de diferentes generaciones [26].
- Se propuso una metodología de selección de eventos de contadores de hardware que sirvan como entrada para un modelo de predicción de consumo energético multi-arquitecturas GPUs [27].
- Se optimizó una solución al problema de los N cuerpos computacionales con atracción gravitacional (versión directa) sobre arquitectura Xeon Phi Knights Landings [28].
- Se estudió y evaluó el desempeño de la herramienta SEDAR para detección y recuperación de fallos transitorios [29].
- Se estudiaron los factores que afectan al consumo energético en las operaciones de checkpoint y restart en clusters con el propósito de caracterizarlos [30].
- Se desplegó un sistema multi-robot integrado por un chasis de auto Rover de 4 ruedas y un cuadricóptero Parrot Bebop. A partir de la comunicación mediante un servicio de cloud público, los robots son capaces de alcanzar un punto destino en común [31].
- Se diseñó y desarrolló un modelo predictivo de tiempo y consumo energético de arquitecturas GPUs y cluster de GPUs para un

problema de alta demanda computacional [32].

- Se optimizaron soluciones híbridas CPU-GPU para el procesamiento de pattern matching [8].
- Se desarrolló un modelo conceptual del sistema de archivos paralelos PVFS2 y se implementó por medio del paradigma de agentes en un simulador [33].

Organización de Eventos

En el año 2019 se han organizado las VII Jornadas de Cloud Computing y Big Data (JCC&BD 2019) en Argentina, con participación de especialistas académicos del país y del exterior y de empresas con experiencia en Cloud Computing [34]. En junio de 2020 se organizarán las VIII Jornadas de Cloud Computing, Big Data & Emerging Topics (JCC-BD&ET 2020).

Formación de Recursos Humanos

Dentro de la temática de la línea de I/D el último año se concluyó 1 trabajo de Especialización y 1 Tesis de Doctorado. Al mismo tiempo se encuentran en curso 4 tesis de Doctorado en Ciencias Informáticas y 3 tesis de Maestría.

Además, se participa en el dictado de las carreras de Doctorado en Ciencias Informáticas, y Magíster y Especialización en Cómputo de Altas Prestaciones de la Facultad de Informática de la UNLP (acreditadas por la CONEAU con categoría A, B y A, respectivamente), por lo que potencialmente pueden generarse nuevas Tesis de Doctorado y Maestría y Trabajos Finales de Especialización.

Existe cooperación con grupos de otras Universidades del país y del exterior, y hay tesis de diferentes Universidades realizando su Tesis con el equipo del proyecto.

Respecto a las carreras de grado, se dictan por parte de integrantes de la línea de investigación tres materias directamente relacionadas con los temas de esta: “Taller de Programación sobre GPUs”, “Cloud Computing y Cloud Robotics” y “Conceptos y Aplicaciones en Big Data”.

Referencias

- [1] Rucci, Enzo: “Evaluación de rendimiento y eficiencia energética en sistemas heterogéneos para bioinformática”. Tesis de Doctorado en Ciencias Informáticas (Facultad de Informática – UNLP). 2016.
- [2] Ballardini, J., Rucci, E., De Giusti, A., Naiouf, M., Suppi, R., Rexachs, D., Luque, E. “Power characterisation of shared-memory HPC systems”. Computer Science & Technology Series – XVIII Argentine Congress of Computer Science Selected Papers. ISBN 978-987-1985-20-3. Págs. 53-65. 2013.
- [3] Bertogna, M., Grosclaude, E., Naiouf, M., De Giusti, A., Luque, E.: “Dynamic on Demand Virtual Clusters in Grids”. In: 3rd Workshop on Virtualization in High-Performance Cluster and Grid Computing (VHPC 08). España. (2008).
- [4] Lorencik D., Sincak P.: “Cloud robotics: Current trends and possible use as a service”. In: Applied Machine Intelligence and Informatics (SAMII), 2013 IEEE 11th International Symposium on, vol., no.,
- [5] Guoqiang Hu, Wee Peng Tay, Yonggang Wen: “Cloud robotics: architecture, challenges and applications”. In: Network, IEEE, vol.26, no.3, pp.21-28. 2012.
- [6] Kehoe B., Patil S., Abbeel P., Goldberg K.: “A Survey of Research on Cloud Robotics and Automation”. In: IEEE Transactions on Automation Science and Engineering (T-ASE): Special Issue on Cloud Robotics and Automation. Vol. 12, no. 2. 2015.
- [7] V. Sanz, A. Pousa, M. Naiouf, and A. De Giusti, “Accelerating Pattern Matching with CPU-GPU Collaborative Computing”, Proceedings of the International Conference on Algorithms and Architectures for Parallel Processing (ICA3pp 2018), ISBN: 978-3-030-05051-1, págs. 310-322, doi: https://doi.org/10.1007/978-3-030-05051-1_22, 2018.
- [8] Sanz V., Pousa A., Naiouf M., De Giusti A. (2020) Efficient Pattern Matching on CPU-GPU Heterogeneous Systems. In: Wen S., Zomaya A., Yang L. (eds) Algorithms and Architectures for Parallel Processing. ICA3PP 2019. Lecture Notes in Computer Science, vol 11944. Springer, Cham. 2020
- [9] Reinders, J., Jeffers, J., Sodani, A. “Intel Xeon Phi Processor High Performance Programming Knights Landing Edition”. Morgan Kaufmann Publishers Inc., Boston, MA, USA, 2016 pp.85-88. 2013.
- [10] IBM. “IBM and Xilinx Announce Strategic Collaboration to Accelerate Data Center Applications”. Disponible en <https://www-03.ibm.com/press/us/en/pressrelease/48074.wss>
- [11] Intel. “Intel Acquisition of Altera”. Disponible en <http://intelacquiresaltera.transactionannouncement.com>
- [12] Sean Settle: “High-performance Dynamic Programming on FPGAs with OpenCL”. In: IEEE High Performance Extreme Computing Conference. 2013.
- [13] Xilinx Inc. “SDAccel Development Environment”. [Online]. Disponible en <http://www.xilinx.com/products/design-tools/software-zone/sdaccel.html>
- [14] Google Inc. “Cloud Tensor Processing Unit (TPU)” Disponible en <https://cloud.google.com/tpu/docs/tpus?hl=es-419>
- [15] Saez, J.C., Pousa, A., Rodríguez-Rodríguez, R., Castro, F., Prieto-Matias, M. “PMCTrack: Delivering performance monitoring counter support to the OS scheduler”. The computer journal Volume 60, Issue 1 January 2017.
- [16] Shafer, J.: “I/O virtualization bottlenecks in cloud computing today”. In: Proceedings of the 2nd conference on I/O virtualization (VIOV10). USA (2010).
- [17] Xing, Y., Zhan, Y.: “Virtualization and Cloud Computing”. In: Proceedings pp.305-312, Springer Link. ISBN 978-3-642-27323-0. (2012). Morgan Kaufmann. 2013.
- [18] Velte, A.T., Velte, T.J., Elsenpeter, R.: “Cloud Computing: A Practical Approach”. McGraw Hill Professional. 2009.
- [19] Ashkan Yousefpour, Caleb Fung, Tam Nguyen, Krishna Kadiyala, Fatemeh Jalali, Amirreza Niakanlahiji, Jian Kong, Jason P. Jue. “All one needs to know about fog computing and related edge computing paradigms: A complete survey”, Journal of Systems Architecture, Volume 98, 2019, Pages 289-330, ISSN 1383-7621, <https://doi.org/10.1016/j.sysarc.2019.02.009>.
- [20] Raspberry Pi. Disponible en <https://www.raspberrypi.org/>
- [21] Odroid Disponible en <http://www.hardkernel.com>
- [22] Juan Carlos Saez, Adrian Pousa, Daniel Chaver, Fernando Castro, Manuel Prieto Matias: “ACFS: A Completely Fair Scheduler for Asymmetric Single-ISA Multicore Systems”. In: ACM SAC 2015 (The 30TH ACM/SIGAPP Symposium on applied computing). 2015.
- [23] Pi Puig M. et al. (2019) Intelligent Distributed System for Energy Efficient Control. In: Naiouf M., Chichizola F., Rucci E. (eds) Cloud Computing and Big Data. JCC&BD 2019. Communications in Computer and Information Science, vol 1050. Springer, Cham
- [24] Tinetti F.G., Rodriguez C. (2019) Evaluating Performance of Web Applications in (Cloud) Virtualized Environments. In: Naiouf M., Chichizola F., Rucci E. (eds) Cloud Computing and Big Data. JCC&BD 2019. Communications in Computer and Information Science, vol 1050. Springer, Cham
- [25] Petrocelli D., De Giusti A., Naiouf M. (2019) Hybrid Elastic ARM&Cloud HPC Collaborative Platform for Generic Tasks. In: Naiouf M., Chichizola F., Rucci E. (eds) Cloud Computing and Big Data. JCC&BD 2019. Communications in Computer and Information Science, vol 1050. Springer, Cham
- [26] J. M. Paniego, L. Libutti, M. Pi Puig, F. Chichizola, L. De Giusti, M. Naiouf, A. De Giusti. “Modelado de potencia en placas SBC: integración de diferentes generaciones Raspberry Pi”. Actas del XXV

- Congreso Argentino de Ciencias de la Computación (CACIC 2019), pp. 159-169, octubre de 2019.
- [27] Pi Puig, Martín; De Giusti, Laura; Naiouf, Marcelo, De Giusti Armando. “A Study of Hardware Performance Counters Selection for Cross Architectural GPU Power Modeling”. Actas del XXV Congreso Argentino de Ciencias de la Computación (CACIC 2019), pp. 126-139, octubre de 2019.
- [28] Rucci, Enzo; Moreno, Ezequiel; Camilo, Malek; Pousa, Adrián; Chichizola, Franco. “Simulación de N Cuerpos Computacionales sobre Intel Xeon Phi KNL”. Actas del XXV Congreso Argentino de Ciencias de la Computación (CACIC 2019), pp. 194-204, octubre de 2019.
- [29] Montezanti, Diego; Rucci, Enzo; Rexachs, Dolores; Luque, Emilio; Naiouf, Marcelo; De Giusti, Armando. “SEDAR: detectando y recuperando fallos transitorios en HPC”. Actas del XXV Congreso Argentino de Ciencias de la Computación (CACIC 2019), pp. 170-182, octubre de 2019.
- [30] Morán M., Balladini J., Rexachs D., Luque E. (2019) Checkpoint and Restart: An Energy Consumption Characterization in Clusters. In: Pesado P., Aciti C. (eds) Computer Science – CACIC 2018. CACIC 2018. Communications in Computer and Information Science, vol 995. Springer, Cham.
- [31] Costanzo, Manuel; Boggia, Marcos; Rodriguez, Ismael; De Giusti, Armando; “Cloud/Edge Robotics: Navegación autónoma de Auto-Robot y Cuadricoptero”. Actas del XXV Congreso Argentino de Ciencias de la Computación (CACIC 2019), pp. 1062-1071, octubre de 2019.
- [32] Montes de Oca E., De Giusti L., De Giusti A., Naiouf M. (2019) Energy Consumption Analysis and Time Estimation Model in GPU Cluster and MultiGPU in a High Computational Demand Problem. In: Pesado P., Aciti C. (eds) Computer Science – CACIC 2018. CACIC 2018. Communications in Computer and Information Science, vol 995. Springer, Cham.
- [33] Encinas D.; Naiouf M; De Giusti A; Mendez S; Rexachs D; Luque E. “On the Calibration, Verification and Validation of an Agent-Based Model of the HPC Input/Output System”. Proceedings from The Eleventh International Conference on Advances in System Simulation (SIMUL 2019), November 24 - 28, 2019.
- [34] M. Naiouf, F. Chichizola, and E. Rucci (Editores). Cloud Computing and Big Data – Revised Selected Papers from JCC&BD 2019. Springer CCIS, ISBN: 978-3-030-27713-0, 2019.