

Carrera/ Plan:**ARQUITECTURA DE COMPUTADORAS**

Licenciatura en Informática Plan 2015/Plan 2012/Plan 2003-07
Licenciatura en Sistemas Plan 2015/Plan 2012/Plan 2003-07
Analista Programador Universitario Plan 2015/Plan 2007
Analista en TIC Plan 2017

Año: 1º**Régimen de Cursada:** Semestral**Carácter (Obligatoria/Optativa):** Obligatoria**Correlativas:** SI104**Profesor/es:** Horacio Villagarcía Wanza, Néstor Castro, Jorge Runco, Enrique Orellana, Diego Montezanti**Hs. semanales:** 6hs

Año 2019

FUNDAMENTACIÓN

La asignatura profundiza los conocimientos de tecnología informática en Arquitectura de Procesadores. Esos conocimientos coadyuvarán a que como profesional pueda evaluar y verificar la utilización, eficiencia y confiabilidad de equipamiento informático (hardware) y también le serán necesarios para la configuración y dimensionamiento de sistemas de procesamiento de información.

OBJETIVOS GENERALES

Profundizar los conceptos vistos en Organización de Computadoras, de modo de lograr que el alumno comprenda los mecanismos internos de operación de una computadora. En particular analizar el manejo de memoria y periféricos vía interrupciones. Introducir los conceptos de máquinas no Von Neumann y procesadores de alta prestación.

COMPETENCIAS

- CGS1- Desempeñarse de manera efectiva en equipos de trabajo, con capacidad para organizarlos y liderarlos.
- CGS6- Capacidad para interpretar la evolución de la Informática con una visión de las tendencias tecnológicas futuras.
- CGT1- Identificar, formular y resolver problemas de Informática.
- CGT4- Conocer e interpretar los conceptos, teorías y métodos matemáticos relativos a la informática, para su aplicación en problemas concretos de la disciplina.
- CGT5- Utilizar de manera efectiva las técnicas y herramientas de aplicación de la Informática.
- LI-CE1- Planificar, dirigir, realizar y/o evaluar proyectos de especificación, diseño, implementación, verificación, validación, puesta a punto, mantenimiento y actualización para arquitecturas de sistemas de procesamiento de datos, con capacidad de incorporar aspectos emergentes del cambio tecnológico.
- LI-CE3- Planificar, dirigir, realizar y/o evaluar proyectos de análisis de problemas que requieran desarrollo de arquitecturas dedicadas (embebidas) con diferente nivel de integración y soportadas funcionalmente por software. Realizar la especificación de codiseño hardware-software y prueba funcional (real o simulada) de la arquitectura.
- LS-CE4- Entender, planificar y/o participar de los estudios técnico-económicos de factibilidad y/o referentes a la configuración y dimensionamiento de sistemas de procesamiento de información. Supervisar la implantación de los sistemas de información y sistemas de comunicación de datos, organizando y capacitando al personal afectados por dichos sistemas.
- LS-CE9- Analizar y evaluar proyectos de especificación, diseño, implementación, puesta a punto, mantenimiento y actualización de sistemas de procesamiento de datos, con capacidad de incorporación de tecnologías emergentes del cambio tecnológico.

CONTENIDOS MINIMOS

- Lenguaje ensamblador.
- Jerarquías de memoria.
- Interrupciones.
- Vinculación de los módulos de un procesador vía memoria y vía interrupciones.
- Acceso a memoria por DMA.
- Máquinas algorítmicas.
- Nociones de procesadores de alta prestación y máquinas no Von Neumann.
- Sistemas embebidos.

PROGRAMA ANALÍTICO

Unidad 1 : Arquitectura y Organización de Computadoras

Concepto de Arquitectura. Relación con Organización de Computadoras. Repaso del modelo de von Neumann. Descripción del funcionamiento de un sistema basado en un microprocesador. Buses, teoría de operación, buses sincrónicos y asincrónicos. Ejemplos. Repaso de ejecución de instrucciones. Ejecución solapada ("pipeline"). Su aplicación en procesadores contemporáneos. Análisis de prestaciones. Arquitecturas reconfigurables: conceptos. Sistemas embebidos: conceptos.

Unidad 2 : Subsistema Unidad Central de Procesos

Repaso de máquinas que ejecutan instrucciones. Ejemplificación en procesadores típicos: IA32. Análisis del conjunto de instrucciones de procesadores de uso comercial. Concepto de máquinas CISC y RISC. Lineamientos básicos en el diseño de un procesador RISC. Análisis de prestaciones. Ejemplos: procesadores MIPS y ARM. Interrupciones: tratamiento general. Interrupciones por software y por hardware, vectores, descripción y tratamiento particular de cada una. Relación entre las interrupciones y el manejo de operaciones de E/S.

Unidad 3 : Subsistema E/S

Concepto de E/S y su relación con la CPU, tipos de puertas. Concepto de puerta de Entrada y Salida paralelo. Concepto de puerta de Entrada y Salida serie. Tipos de transmisión serie. Descripción del formato de transmisión serie asincrónica y sincrónica. Descripción funcional de una puerta de E/S serie asincrónica, acceso a registros internos para control y determinación del estado de operación de la puerta. Mapeado del subsistema E/S y la memoria. Administración de las puertas por encuesta (polling) o por interrupción. Tratamiento de la CPU de las operaciones de E/S, por interrupción o por software. Transferencias de E/S por hardware, DMA, implementación.

Unidad 4 : Subsistema Memoria

Repaso de la organización jerárquica de la memoria, memoria principal y memoria secundaria. Memoria caché, concepto y descripción, análisis de prestaciones, métodos de implementación típicos, múltiples niveles. Ejemplos. Conceptos de memoria virtual.

Unidad 5 : Paralelismo y mejora de prestaciones

Concepto de procesamiento paralelo. Paralelismo a nivel instrucción. Procesadores superescalares. Ejemplos. Clasificación de arquitecturas paralelo: taxonomía de Flynn. Ejemplos de aplicación. Arquitecturas Multiprocesador. Memoria compartida o distribuida. Análisis de prestaciones.

BIBLIOGRAFÍA

- ***Computer Organization and Architecture, 10/E***. William Stallings. Editorial Pearson (2015).
- ***Organización y Arquitectura de Computadoras – Diseño para optimizar prestaciones***, 5º edición ó superior. William Stallings. Editorial Prentice Hall (2003).
- ***Diseño y evaluación de arquitecturas de computadoras***, 1º edición. María Beltrán Pardo y Antonio Guzmán Sacristán. Editorial Prentice Hall (2010).

- **Computer Organization and Embedded Systems**, 6th edition. Carl Hamacher, Zvonko Vranesic, Safwat Zaky, Naraig Manjikian. Editorial Mc Graw Hill (2012).
- **Organización de Computadoras**, Andrew Tanenbaum. Editorial Prentice Hall (2000).
- **Arquitectura de computadores - Un enfoque cuantitativo**, John Hennessy & David Patterson. Editorial Mc Graw Hill (1999).

METODOLOGÍA DE ENSEÑANZA

El curso tiene clases teóricas y prácticas experimentales. Las clases teóricas son dictadas por los Profesores de la asignatura y no son obligatorias. Los alumnos deben realizar ejercitación práctica, dirigida y no dirigida, tendiente a reforzar lo aprendido en las clases teóricas. Las actividades prácticas son obligatorias, coordinadas por los Jefes de Trabajos Prácticos y desarrolladas por los Auxiliares de la asignatura. Se pone énfasis en las mejoras tecnológicas que fueron implementadas en los procesadores y el impacto que las mismas provocan en las resoluciones de problemas; presentando los posibles caminos de evolución. Se plantean actividades que comprenden el análisis, diseño e implementación de algoritmos simples en lenguaje de ensamblado de 2 procesadores con diferentes conjuntos de instrucciones, así como la verificación funcional, por simulación, de las soluciones propuestas. Los alumnos se estructuran en grupos y se planifican actividades a resolver por equipos de alumnos. Las propuestas de solución se comparten, analizan y comentan bajo la guía de los docentes, de modo que el aprendizaje esté coordinado con los temas desarrollados en las clases teóricas.

EVALUACIÓN

Se prevé la evaluación mediante parciales de evaluación de problemas similares a los realizados y experimentados en los Trabajos Prácticos de cada uno de los 2 procesadores tipo. También y en forma opcional con restricciones, se realiza la evaluación de conocimientos de teoría.

Aprobación de Parciales

Cada Parcial se considerará Aprobado cuando obtenga una Nota igual o superior al 50 % del puntaje máximo. Parcial Aprobado NO puede volver a rendirse.

En caso de Desaprobar el mismo parcial en las dos oportunidades consecutivas previstas, el alumno que cumpla con los requisitos de asistencia hasta el final del semestre podrá rendir una segunda fecha de recuperación de cada uno de los parciales.

Aprobación de la Asignatura

La aprobación de la materia se podrá lograr con examen final ó con régimen de promoción.

Con Examen Final

Los alumnos que hayan aprobado los 2 parciales prácticos obtendrán la Aprobación de los Trabajos Prácticos y la habilitación para rendir el Examen Final de la asignatura.

Para rendir los exámenes finales los alumnos deberán inscribirse en las fechas determinadas según el calendario académico. El alumno que, habiéndose inscripto para rendir Examen Final, no se presente a la mesa correspondiente, se asentará como AUSENTE, sin recaer sobre él penalidad de ninguna especie.

Régimen de Promoción

Aquellos alumnos que deseen optar por el régimen de promoción deben cumplimentar las siguientes condiciones:

1. Aprobar los dos Parciales prácticos con Nota igual o superior al 70% del puntaje máximo en la primera fecha de parcial.
2. Aprobar una Evaluación corta de Teoría que se tomará en fecha estipulada en el cronograma (entre el 1º y el 2º parcial de trabajos prácticos).
3. Cumplidas las 2 primeras condiciones podrán rendir una Evaluación Teórica para promoción (en fecha anterior a la segunda recuperación de parciales). Si el alumno obtiene en ésta Evaluación Teórica para promoción una nota 6 (seis) o superior deberá inscribirse y presentarse en la siguiente mesa de exámenes finales donde se realizará un coloquio en el que se definirá y registrará oficialmente la nota del examen.

En el examen final se interroga sobre todas las unidades del Programa y se espera la contestación de todas ellas. Se proponen 5 puntos que solicitan descripciones de determinados tópicos teóricos. Los enunciados típicos contienen las palabras 'cómo', 'analice', 'describa' ó 'compare'. Las respuestas deben ser adecuadas al enunciado. El tiempo para el examen tiene un máximo de 3 hs reloj.

CRONOGRAMA DE CLASES Y EVALUACIONES

Clase	Fecha	Contenidos/Actividades
1	21 AGOSTO	Repaso Arquitectura Von Neumann
2	28 AGOSTO	Subrutinas y Pasaje de argumentos – práctica 1
3	04 SETIEMBRE	Interrupciones - práctica 2
4	18 SETIEMBRE	Entrada – Salida - práctica 3
5	25 SETIEMBRE	Segmentación de instrucciones
6	02 OCTUBRE	Posibles soluciones a atascos – práctica 4
7	09 OCTUBRE	RISC
8	16 OCTUBRE	Evaluación Teórica Corta
9	23 OCTUBRE	Memoria cache – práctica 5
10	30 OCTUBRE	Procesadores superescalares
11	06 NOVIEMBRE	E-S mapeada en memoria – práctica 6
12	13 NOVIEMBRE	Buses del sistema
13	20 NOVIEMBRE	Procesamiento paralelo
14	27 NOVIEMBRE	Evaluación Teórica Promoción

Evaluaciones previstas	Fecha
Parcial 1 (sobre practicas 1 a 3)	27 SEPTIEMBRE
Recuperación 1 de Parcial 1	11 OCTUBRE
Parcial 2 (sobre practicas 4 a 6)	15 NOVIEMBRE
Recuperación 1 de Parcial 2	29 NOVIEMBRE
Recuperación 2 de Parcial 1 y 2	06 DICIEMBRE

Contacto de la cátedra (mail, sitio WEB, plataforma virtual de gestión de cursos):

<http://weblidi.info.unlp.edu.ar/catedras/arquitecturaP2003/>

Firma del/los profesor/es