



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

ARQUITECTURA DE COMPUTADORAS

Año 2008

Carrera: **Licenciatura en Sistemas**
Planes 2003 y 2007

Año: **1°**

Duración: **Semestral**

Profesor: **Ing. Villagarcía, Ing. Castro,**
Ing. Runco, Ing. Orellana

Hs. semanales : **6 hs.**

OBJETIVOS GENERALES:

Profundizar los conceptos vistos en Organización de Computadoras, de modo de lograr que el alumno comprenda los mecanismos internos de operación de una computadora. En particular analizar el manejo de memoria y periféricos vía interrupciones. Introducir los conceptos de máquinas no Von Neumann y procesadores de alta prestación.

CONTENIDOS MINIMOS:

- Lenguaje ensamblador.
- Jerarquías de memoria.
- Interrupciones.
- Vinculación de los módulos de un procesador vía memoria y vía interrupciones.
- Acceso a memoria por DMA.
- Máquinas algorítmicas.
- Nociones de procesadores de alta prestación y máquinas no Von Neumann.

Programa Analítico

Unidad 1 : Arquitectura y Organización de Computadoras

Concepto de Arquitectura. Relación con Organización de Computadoras. Repaso del modelo de von Neumann. Descripción del funcionamiento de un sistema basado en un microprocesador. Buses, teoría de operación, buses sincrónicos y asincrónicos. Ejemplos. Repaso de ejecución de instrucciones. Ejecución solapada ("pipeline"). Su aplicación en procesadores contemporáneos. Análisis de prestaciones.

Unidad 2 : Subsistema Unidad Central de Procesos

Repaso de máquinas que ejecutan instrucciones. Ejemplificación en procesadores típicos. Análisis del conjunto de instrucciones de procesadores de uso comercial. Concepto de máquinas CISC y RISC. Lineamientos básicos en el diseño de un procesador RISC.



Análisis de prestaciones. Ejemplos. Interrupciones: tratamiento general. Interrupciones por software y por hardware, vectores, descripción y tratamiento particular de cada una. Relación entre las interrupciones y el manejo de operaciones de E/S.

Unidad 3 : Subsistema E/S

Concepto de E/S y su relación con la CPU, tipos de puertas. Concepto de puerta de Entrada y Salida paralelo. Concepto de puerta de Entrada y Salida serie. Tipos de transmisión serie. Descripción del formato de transmisión serie asincrónica y sincrónica. Descripción funcional de una puerta de E/S serie asincrónica, acceso a registros internos para control y determinación del estado de operación de la puerta. Mapeado del subsistema E/S y la memoria. Administración de las puertas por encuesta (polling) o por interrupción. Tratamiento de la CPU de las operaciones de E/S, por interrupción o por software. Transferencias de E/S por hardware, DMA, implementación.

Unidad 4 : Subsistema Memoria

Repaso de la organización jerárquica de la memoria, memoria principal y memoria secundaria. Memoria caché, concepto y descripción, análisis de prestaciones, métodos de implementación típicos, múltiples niveles. Ejemplos. Conceptos de memoria virtual.

Unidad 5 : Paralelismo y mejora de prestaciones

Concepto de procesamiento paralelo. Paralelismo a nivel instrucción. Procesadores superescalares. Ejemplos. Clasificación de arquitecturas paralelo. Ejemplos de aplicación. Procesadores vectoriales. Análisis de prestaciones.

Bibliografía

- **Organización y Arquitectura de Computadoras – Diseño para optimizar prestaciones**, William Stallings. Ed. Prentice Hall (5ta edición).
- **Organización de Computadoras**, Andrew Tanenbaum. Ed. Prentice Hall (4ta edición).
- **Arquitectura de computadores - Un enfoque cuantitativo**, John Hennessy & David Patterson. Ed. Mc Graw Hill (1ra edición).